

Compte rendu de la journée RGE du 9 février 2012 à Dijon, organisée par le LE2I

Stéphane Vialle

Le RGE a tenu une réunion le 9 février 2012 à l'ESIREM (école d'ingénieur de l'Université de Bourgogne). L'organisateur de la journée était Sylvain Rampacek (Université de Dijon et LE2I). Cette réunion a rassemblé un total de 28 participants. Les laboratoires du RGE représentés le 9 février 2012 étaient les suivants : ICD, LE2I, LORIA & INRIA-Nancy Grand Est, LSIIT et SUPELEC, implantés dans les villes de Dijon, Metz, Nancy, Strasbourg et Troyes. A noter aussi la participation de 4 ingénieurs des sociétés EyeNetics de Dijon et Fast Vision Technologies de Paris, et de 3 collègues du laboratoire FEMTO-ST venant de Montbéliard et de Besançon.

Cette journée RGE était une journée standard, non thématique. Elle était composée d'un exposé industriel invité de la société Eyenetics, et de 6 exposés scientifiques traditionnels par de jeunes chercheurs du RGE. L'exposé invité, intitulé « *La ProcImage500g2 comme outil de mesure* », présentait une démarche de mesure par une « smart camera » à grande vitesse, et a été accompagné d'une démonstration illustrant la facilité et le potentiel des « smart cameras » de la société Eyenetics. Une traditionnelle table ronde a clôturé la journée.

Exposé industriel invité :

1. Laurent Haas - directeur de la société Eyenetics. *La ProcImage500g2 comme outil de mesure.*

La ProcImage500g2, que nous développons à EyeNetics en collaboration avec l'entreprise FastVision Technologies, est une caméra rapide et intelligente. En tant que caméra elle acquiert des images ; rapide car la cadence est très élevée ; intelligente car elle propose des traitements avancés embarqués. Cependant, le terme de "caméra" ne doit pas limiter son champ d'action au seul enregistrement vidéo. Ce dispositif peut au contraire être interprété comme un appareil de mesure sophistiqué.

La ProcImage500g2 est conçue autour de 3 axes : un capteur d'image rapide, un FPGA pour des traitements temps réel, une interface de communication.

- En tant que caméra rapide, la ProcImage500g2 est un dispositif d'acquisition d'image, sans contact avec les échantillons observés. La fréquence d'acquisition jusqu'à 50000 im/s la rend adaptée à tout mouvement rapide, inobservable avec un dispositif de vidéo standard.
- Le capteur est reconfigurable en ROI (région d'intérêt) ; une petite ROI donne accès aux cadences les plus rapides. Dans un tel mode, l'image en tant que bitmap présente souvent peu d'intérêt visuel, mais n'en reste pas moins un outil performant de mesure de signal : l'allumage d'une LED, par exemple, peut être observé avec quelques pixels seulement.
- Le FPGA est l'outil le plus flexible d'intelligence embarquée à très haute cadence. L'image peut être traitée en temps réel pour extraire les informations pertinentes en amont de l'envoi des données (détection de contours, défloutage, barycentres...). Un HDK (*Hardware Development Kit*) permet de concevoir ses propres traitements. Le fait de l'intégrer à la caméra garantit le temps réel, limite l'envoi des données aux seules données pertinentes, et la rend indépendante d'un dispositif d'analyse externe. Elle peut donc facilement être intégrée à un réseau de capteurs.

Enfin, l'envoi des données en USB ou Ethernet permet d'intégrer la caméra à un ensemble d'instrument.

Exposés scientifiques :

2. Pierre-Jean Lapray - LE2I. *Caméra orientée High Dynamic Range.*
3. Wahabou Abdou - FEMTO. *Protocole de routage ad hoc multi-chemins à faible risque d'interférence.*
4. François Clad - LSIIIT. *Convergence du plan de commutation dans les réseaux.*
5. Rafik Makhoulfi - UTT. *Vers une gestion autonome et adaptative des réseaux complexes : surveillance décentralisée de données agrégées.*
6. Julien Boite - UTT & Thales. *Towards Effective QoS with Dynamic Flow-based Gateway Selection in Wireless Mesh Networks.*
7. Constantinos Makassikis - EPI AlGorille LORIA & Université de Lorraine. *MoLOToF, FT-GRLoSSS : parallélisation et tolérance aux pannes à faible coût avec des squelettes de programmation.*

Le premier de ces exposés présentait des travaux de conception d'algorithmes et d'implantations sur FPGA, pour contrôler des caméras à grande vitesse. Il s'agit d'un exemple de développement où l'adéquation algorithme/matériel tient une part importante. Les quatre exposés suivant ont abordé différents aspects du réseau, et le dernier exposé était consacré au calcul parallèle et à la problématique de la tolérance aux pannes. La majorité des thèmes de recherche du RGE ont donc été abordés durant cette journée.

Dates des prochaines journées RGE :

- Le jeudi 7 juin 2012 au CRAN à Nancy
Contact : Nicolas Krommenacker (nicolas.krommenacker@cran.uhp-nancy.fr)
- Le jeudi 4 octobre 2012 à l'UTT à Troyes
Contact : Guillaume Doyen (guillaume.doyen@utt.fr)